

[Previous Doc](#)[Next Doc](#)[Go to Doc#](#)[First Hit](#)

Generate Collection

L19: Entry 19 of 21

File: JPAB

Oct 11, 1988

PUB-NO: JP363244231A

DOCUMENT-IDENTIFIER: JP 63244231 A

TITLE: MEMORY CONTROL SYSTEM

PUBN-DATE: October 11, 1988

INVENTOR-INFORMATION:

NAME

COUNTRY

TANAKA, TOSHIYUKI

ASSIGNEE-INFORMATION:

NAME

COUNTRY

TOSHIBA CORP

APPL-NO: JP62076471

APPL-DATE: March 31, 1987

INT-CL (IPC): G06F 9/24; G06F 9/06; G06F 12/06; G06F 13/00

ABSTRACT:

PURPOSE: To always select a memory of the latest revision by comparing a kind and a revision of a firmware which are written in plural memories, respectively, in accordance with a processing routine of a boot memory.

CONSTITUTION: A CPU 2 selects a firmware ROM whose revision is new by a memory select register 7, even if a firmware ROM 5 of a device body 1 and a firmware ROM 6 of a memory card are firmwares of the same kind, in accordance with a processing routine of a boot ROM 3. In such a way, even when the same kind of firmware is stored in the ROM 5 in the computer device and the ROM 6 of the memory card, respectively, the firmware ROM of the latest revision can always be selected.

COPYRIGHT: (C)1988,JPO&Japio

[Previous Doc](#)[Next Doc](#)[Go to Doc#](#)

⑫ 公開特許公報(A)

昭63-244231

⑤Int.Cl. ⁴	識別記号	庁内整理番号	⑬公開 昭和63年(1988)10月11日
G 06 F 9/24	3 1 0	7361-5B	
9/06	3 1 0	E-7361-5B	
12/06	3 0 1	K-8841-5B	
13/00	3 0 5	7230-5B	審査請求 未請求 発明の数 1 (全4頁)

⑭発明の名称 メモリ制御方式

⑮特 願 昭62-76471

⑯出 願 昭62(1987)3月31日

⑰発 明 者 田 中 利 行 東京都青梅市末広町2丁目9番地 株式会社東芝青梅工場内

⑱出 願 人 株 式 会 社 東 芝 神奈川県川崎市幸区堀川町72番地

⑲代 理 人 弁 理 士 三 好 保 男 外1名

明 細 書

1. 発明の名称

メモリ制御方式

2. 特許請求の範囲

(i) CPUを制御中枢として、同一アドレスエリア上の複数のファームウェアメモリと、この複数のファームウェアメモリをページセレクトするメモリセレクトレジスタと、システム立上げ時あるいはリセット時に読み出し可能なブートメモリとを備え、

前記複数のファームウェアメモリのそれぞれに、メモリ情報の種類を表現するエリアと、レビジョンを表現するエリアとの2つの情報エリアを設ける一方、前記ブートメモリに、前記複数のファームウェアメモリの各レビジョンを表現する情報によって最新レビジョンのファームウェアメモリを選択する処理ルーチンを格納し、前記CPUは前記ブートメモリの処理ルーチンに従って前記メモリセレクトレジスタの選択動作を規制することを

特徴とするメモリ制御方式。

3. 発明の詳細な説明

〔発明の目的〕

(産業上の利用分野)

この発明は、例えばコンピュータ装置内のROMと外付けのメモリカードのROMとに同種のファームウェアがそれぞれ格納されている場合に、何れのROMを選択するかを制御を行なうメモリ制御方式に関する。

(従来の技術)

従来のこの種のメモリ制御方式においては、ファームウェアが入っているコンピュータ装置内のROMと、スロットを介して共通バスに接続されたメモリカードに内蔵されているROMとが同一アドレスに割付けられている場合、同じ種類のファームウェアが指定されたとき、レビジョンが違っても必ずメモリセレクトレジスタによってメモリカードのファームウェアを優先して選択していた。

(発明が解決しようとする問題点)

このように、従来のメモリ制御方式の場合には、コンピュータ装置内のROMに格納されているファームウェアよりも、メモリカードのROMに格納されているファームウェアを優先して選択してしまう方式であるため、コンピュータ装置内蔵のROMのレビジョンの方が新しく、メモリカードのレビジョンの方が古い場合、古いファームウェアがセレクトされてしまうという問題点があった。

この発明は、上記の問題点を解決するためになされたもので、その目的は、コンピュータ装置内蔵のROMに格納されているファームウェアと同様のファームウェアをメモリカードのスロットに入れた場合、常に最新レビジョンのファームウェアROMを選択することができるメモリ制御方式を提供することにある。

〔発明の構成〕

（問題点を解決するための手段）

この発明のメモリ制御方式は、上記目的を達成するため、CPUを制御中枢として、同一アド

リを選択することができる。

（実施例）

第1図は、本発明のメモリ制御方式が適用されたコンピュータシステムの一実施例構成を示すブロック図である。

この一実施例では、装置本体1は、制御中枢となるCPU2の他に、このCPU2に接続されるデータバス及びアドレスバスに接続されたブート用のROM3と、ワーキングメモリ等に使用されるRAM4と、ファームウェアROM5と、複数のファームウェアROMをページセレクトするメモリセレクトレジスタ7とを備える。

そして、装置本体1から外部に延出されているデータバス及びアドレスバスには、仮にメモリカード用スロット（不図示）を1個としたとき、ファームウェアROM6が接続されており、このファームウェアROM6はメモリカードに内蔵されていてメモリカードをスロットに入れることにより交換可能のものである。

更に、ファームウェアROM5及び同6は、フ

レスエリア上の複数のファームウェアメモリと、この複数のファームウェアメモリをページセレクトするメモリセレクトレジスタと、システム立上げ時あるいはリセット時に読出し可能なブートメモリとを備え、前記複数のファームウェアメモリのそれぞれに、メモリ情報の種類を表現するエリアと、レビジョンを表現するエリアとの2つの情報エリアを設ける一方、前記ブートメモリに、前記複数のファームウェアメモリの各レビジョンを表現する情報によって最新レビジョンのファームウェアメモリを選択する処理ルーチンを格納し、前記CPUは前記ブートメモリの処理ルーチンに従って前記メモリセレクトレジスタの選択動作を規制することを特徴とする。

（作用）

このような構成であれば、CPUにおいて、複数のファームウェアメモリのそれぞれに書込まれたファームウェアの種類及びレビジョンを、ブートメモリの処理ルーチンに従って比較演算を行えば常に最新レビジョンのファームウェアメモ

ファームウェアのメモリマップの中に、第2図に示すようにアドレスA及び同Bが書込まれており、アドレスAには、あらかじめファームウェアの種類によって決められた値などが入っている。また、アドレスBには、ファームウェアのレビジョンが記憶されている。即ち、ファームウェアROM5及び同6は、その2つのアドレスについて共通の意味を持つようにしてある。

次に動作を説明すると、装置本体1のファームウェアROM5とメモリカードのファームウェアROM6とは、共にメモリマップ（第2図参照）上のアドレスAにファームウェアの種類を記号化又はコード化されたデータが入っている。また、アドレスBには、各ファームウェアROMにおいてアドレスAの内容が同じファームウェアの種類のものである場合のレビジョンが入れられている。

装置本体1に電源が入り、システムが立上げられた時、又はリセットをかけられた時に、ブートROM3には、第3図に示すような処理ルーチンが入っているとす。

この場合、CPU 2は、ブートROM 3の処理ルーチンに従ってまず、メモリカードがスロットに挿入されてROM 6がデータバス及びアドレスバスに接続されているか否かの判断を行なう(ステップ301)。メモリカード有りの判定のとき(ステップ301肯定)、ファームウェアROM 5及び同6に格納されているファームウェアは同じ種類か否かの判断を行なう(ステップ302)。そして、ファームウェアが同じ判定のとき(ステップ302肯定)、レビジョンはファームウェアROMの方が新しいか否かの判断を行なう(ステップ303)。

そのため、メモリカード有り(ステップ301肯定)の条件で、ファームウェアROM 5と同6とが同じ種類のファームウェアであっても(ステップ302肯定)、レビジョンがファームウェアROM 6よりもファームウェアROM 5の方が新しければ(ステップ303否定)、ファームウェアとして装置本体1に内蔵されているファームウェアROM 5をメモリセレクトレジスタ7によ

て選択することができる(ステップ304)。

なお、メモリカード無し(ステップ301否定)であれば、装置本体1のファームウェアROM 5を無条件に選択することになる。また、ファームウェアROM 5と同6とが異なる種類のファームウェアのとき(ステップ302否定)や、ファームウェアROM 5と同6とが同じ種類のファームウェアであっても(ステップ302肯定)、ファームウェアROM 6のファームウェアが新しいとき(ステップ303肯定)には、ファームウェアとしてメモリカードのファームウェアROM 6を選択することになる。

【発明の効果】

以上説明したように、本発明のメモリ制御方式によれば、コンピュータ装置内のROMと外付けのメモリカードのROMとに同種のファームウェアがそれぞれ格納されている場合であっても、常に最新レビジョンのファームウェアROMを選択することができる。従って、コンピュータ装置内のROMが最新レビジョンのファームウェアを格

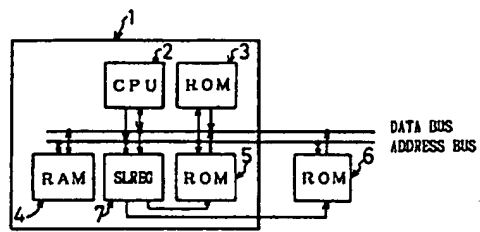
納している場合、その装置内のファームウェアROMが選択されるという利点がある。

4. 図面の簡単な説明

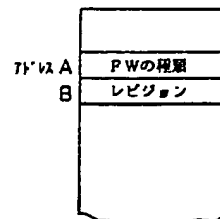
第1図は本発明のメモリ制御方式が適用されたコンピュータシステムの一実施例構成を示すブロック図、第2図は各ファームウェアROMのメモリマップの一例を示す図、第3図はブートメモリに格納されている処理ルーチンを示すフローチャートである。

- 1…装置本体 2…CPU
- 3…ブートROM 4…RAM
- 5…ファームウェアROM
- 6…ファームウェアROM
- 7…メモリセレクトレジスタ

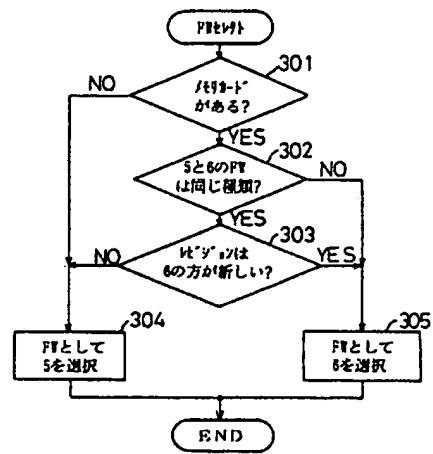
代理人弁理士 三 好 保 男



第 1 図



第 2 図



第 3 図